**Расчёт коэффициента усиления по напряжению Ku на нулевой частоте входного сигнала схемы, приведённой на рисунке 1**

1. **Обозначения параметров**

* *i* – бесконечно малое приращение или уменьшение (далее, приращение или уменьшение) тока стока транзистора, например, *i0* – приращение или уменьшение тока стока транзистора VT0;
* *Uout и out1* – приращение или уменьшение выходного напряжения *Uout* и *Uout1* ;
* *g* – крутизна транзистора

где *∂ugs* – приращение или уменьшение напряжения затвор-исток транзистора;

* *r* – выходное сопротивление транзистора
* *Ku* – коэффициент усиления на выходе схемы *Uout*;
* *Ku1* – коэффициент усиления на выходе схемы *Uout1*;
* Расчёт схем проводится при напряжении питания 5 В, Spice-параметрах, приведённых в приложении 1, длине канала транзисторов 4 мкм, в САПР Cadence IC 5.10.41.

1. **Расчёт Ku данной схемы**

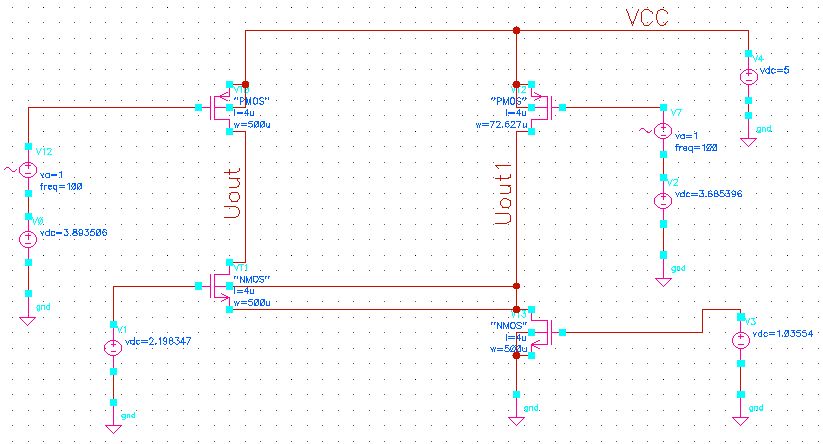


Рисунок 1 − Расчитываемая схема

Расчёт будет проводиться при уменьшении входного напряжения на затворах транзисторов VT0 и VT2: *∂Uin0* и *∂Uin2* , причём *∂Uin0* = *∂Uin2* .

Приращение выходного напряжения *∂Uout1* можно найти из следующего уравнения:

Здесь за счёт уменьшения *∂Uin0* ток стока через VT0 стремится увеличиться на величину *∂Uin*0 *· g*0, однако за счёт уменьшения напряжения сток-исток VT0 данный ток увеличится на величину .

Ток стока через VT0 приблизительно равен току стока через VT1 (токами подложки и затвора пренебрегаем из-за их малой величины), у которого ток стока увеличится за счёт ,а уменьшится за счёт вследствие увеличения *∂Uout1* при уменьшении *∂Uin*2 . Далее переводим *∂Uout*1 в левую часть и выводим *∂Uout*1 :

Аналогично *∂Uout1*можно выразить из следующего уравнения:

При *∂Uin* = *∂Uin0* = *∂Uin2* :

Приравняв 2 уравнения с *∂Uout*1 получим *∂Uout* :

Следовательно, коэффициент усиления:

Для примера зададим выходное напряжение Uout1 = 1.2 В, Uout = 3.5 В, ток стока транзистора VT0 *Id0* = 100 мкА, ток стока транзистора VT2 *Id2* = 50 мкА. Для данного режима находим ширину канала транзисторов VT0…VT3: W0 = 500 мкм, W1 = 500 мкм, W2 = 72.6 мкм, W3 = 500 мкм. При этом *g0 =* 0.000820976696 См, *g1 =* *0.001266688393 См, g2 =* *0.000219384641 См, r0 =* *922905.547119 Ом, r1 =* *296871.964627 Ом*, *r2 =* *3443082.294749 Ом, r3 =* *206315.568725 Ом,*  следовательно, *Ku* = 947.4, *Ku1* = 2.67 .

**Приложение 1 - SPICE-параметры транзисторов, с которыми проводился расчёт схемы**

simulator lang=spectre

inline subckt NMOS (d g s b)

parameters w=1e-6 l=1e-6 ad=0 as=0 pd=0 ps=0 nrd=0 nrs=0 par1=1

if ( (ad==-1)||(as==-1)||(pd==-1)||(ps==-1)||(nrd==-1)||(nrs==-1) ){

m1 (d g s b) nmos5mod w=w l=l

+ ad=(0.85e-6\*w)

+ as=(0.85e-6\*w)

+ pd=(w+1.7e-6)

+ ps=(w+1.7e-6)

+ nrd=(0.3e-6/w)

+ nrs=(0.3e-6/w)

}else{

NMOS (d g s b) nmos5mod w=w l=l ad=ad as=as nrd=nrd nrs=nrs

}

model nmos5mod bsim3v3 type=n

+ version=3.24

+ capmod=2 mobmod=1

+ noimod=2

+ k1=8.990e-01

+ k2=9.579e-03 k3=1.051e+01 k3b=2.867e+00

+ nch=1.558e+17

+ vth0=8.944e-01

+ voff=-1.285e-01 dvt0=3.462e+00 dvt1=4.412e-01

+ dvt2=-1.571e-01 keta=-2.760e-02

+ pscbe1=4.676e+08 pscbe2=7.449e-06

+ dvt0w=0.000e+00 dvt1w=5.300e+06 dvt2w=-3.200e-02

+ ua=1.228e-09 ub=1.223e-18 uc=6.000e-11

+ u0=6.006e+02

+ dsub=8.293e-01 eta0=8.000e-02 etab=-3.000e-01

+ nfactor=1.000e+00

+ em=4.100e+07 pclm=1.300e+00

+ pdiblc1=3.860e-01 pdiblc2=4.820e-03 drout=7.348e-01

+ a0=6.476e-01 a1=0.000e+00 a2=1.000e+00

+ pvag=-2.120e-02 vsat=1.254e+05 ags=1.830e-01

+ b0=1.790e-06 b1=2.995e-06 delta=1.000e-03

+ pdiblcb=0.000e+00

+ w0=2.500e-06 dlc=-1.969e-09

+ dwc=1.483e-07 dwb=3.388e-09 dwg=-1.364e-08

+ ll=0.000e+00 lw=0.000e+00 lwl=0.000e+00

+ lln=1.000e+00 lwn=1.000e+00 wl=0.000e+00

+ ww=0.000e+00 wwl=0.000e+00 wln=1.000e+00

+ wwn=1.000e+00

+ tnom=27

+ at=3.300e+04 ute=-1.428e+00

+ kt1=-3.681e-01 kt2=2.200e-02 kt1l=0.000e+00

+ ua1=4.300e-09 ub1=-7.610e-18 uc1=-5.600e-11

+ prt=0.000e+00

+ cgdo=1.600e-10

+ cgso=1.600e-10

+ cgbo=0.000e+00

+ cgdl=0.000e+00 cgsl=0.000e+00 ckappa=6.000e-01

+ cf=0.000e+00 elm=5.000e+00

+ xpart=1.000e+00 clc=1.000e-07 cle=6.000e-01

+ rdsw=1.900e+03

+ wr=1.000e+00

+ cdsc=9.667e-07 cdscb=-8.282e-05 cdscd=0.000e+00

+ prwb=3.438e-04 prwg=1.808e-01 cit=0.000e+00

+ tox=1.400e-08

+ nlx=1.740e-07

+ alpha0=4.470e-06 alpha1=0.000e+00 beta0=3.000e+01

+ af=1.160e+00 kf=2.800e-27 ef=1.000e+00

+ noia=4.370e+20 noib=5.850e+04 noic=-6.000e-13

+ rsh=3.400e+00

+ lint=-1.969e-09 wint=1.483e-07

+ xj=1.500e-07

+ js=1.000e-05 jsw=2.500e-11

+ nj=1.500e+00

+ xti=3.000e+00

+ cj=7.900e-04

+ cjsw=2.800e-10

+ cjswg=2.800e-10

+ mj=3.400e-01 mjsw=1.800e-01 mjswg=1.800e-01

+ pb=7.500e-01 pbsw=7.500e-01 pbswg=7.500e-01

+ binunit=1

+ lk3=0.000e+00 wk3=0.000e+00 pk3=0.000e+00

+ lvoff=0.000e+00 wvoff=0.000e+00 pvoff=0.000e+00

+ ldvt2=0.000e+00 wdvt2=0.000e+00 pdvt2=0.000e+00

+ lketa=0.000e+00 wketa=0.000e+00 pketa=0.000e+00

+ lpscbe1=0.000e+00 wpscbe1=0.000e+00 ppscbe1=0.000e+00

+ lpscbe2=0.000e+00 wpscbe2=0.000e+00 ppscbe2=0.000e+00

+ lua=0.000e+00 wua=0.000e+00 pua=0.000e+00

+ lub=0.000e+00 wub=0.000e+00 pub=0.000e+00

+ luc=0.000e+00 wuc=0.000e+00 puc=0.000e+00

+ leta0=0.000e+00 weta0=0.000e+00 peta0=0.000e+00

+ letab=0.000e+00 wetab=0.000e+00 petab=0.000e+00

+ la0=-8.972e-02 wa0=0.000e+00 pa0=0.000e+00

+ lvsat=-1.865e+04 wvsat=0.000e+00 pvsat=0.000e+00

+ lags=2.512e-02 wags=0.000e+00 pags=0.000e+00

+ lrdsw=-7.822e+02 wrdsw=0.000e+00 prdsw=0.000e+00

+ lpdiblc1=0.000e+00 wpdiblc1=0.000e+00 ppdiblc1=0.000e+00

+ lpdiblc2=0.000e+00 wpdiblc2=0.000e+00 ppdiblc2=0.000e+00

+ lnfactor=0.000e+00 wnfactor=0.000e+00 pnfactor=0.000e+00

+ lpclm=0.000e+00 wpclm=0.000e+00 ppclm=0.000e+00

ends NMOS

\* ----------------------------------------------------------------------

simulator lang=spectre

inline subckt PMOS (d g s b)

parameters w=1e-6 l=1e-6 ad=0 as=0 pd=0 ps=0 nrd=0 nrs=0 par1=1

if ( (ad==-1)||(as==-1)||(pd==-1)||(ps==-1)||(nrd==-1)||(nrs==-1) ){

m1 (d g s b) pmos5mod w=w l=l

+ ad=(0.85e-6\*w)

+ as=(0.85e-6\*w)

+ pd=(w+1.7e-6)

+ ps=(w+1.7e-6)

+ nrd=(0.3e-6/w)

+ nrs=(0.3e-6/w)

}else{

PMOS (d g s b) pmos5mod w=w l=l ad=ad as=as nrd=nrd nrs=nrs

}

model pmos5mod bsim3v3 type=p

+ version=3.24

+ capmod=2 mobmod=1

+ noimod=2

+ k1=7.144e-01

+ k2=3.164e-02 k3=1.805e+01 k3b=-5.540e-01

+ nch=1.043e+17

+ vth0=-8.814e-01

+ voff=-1.126e-01 dvt0=5.539e-01 dvt1=1.494e-01

+ dvt2=-9.171e-03 keta=-4.800e-03

+ pscbe1=5.329e+08 pscbe2=1.000e-05

+ dvt0w=0.000e+00 dvt1w=5.300e+06 dvt2w=-3.200e-02

+ ua=2.412e-09 ub=5.585e-19 uc=-4.700e-11

+ u0=2.026e+02

+ dsub=7.357e-01 eta0=8.000e-02 etab=-7.000e-02

+ nfactor=1.080e+00

+ em=4.100e+07 pclm=2.207e+00

+ pdiblc1=2.925e-01 pdiblc2=1.133e-03 drout=5.990e-01

+ a0=7.945e-01 a1=0.000e+00 a2=1.000e+00

+ pvag=-2.440e-02 vsat=1.100e+05 ags=9.195e-02

+ b0=6.254e-07 b1=9.944e-07 delta=1.000e-02

+ pdiblcb=0.000e+00

+ w0=2.500e-06 dlc=-2.256e-08

+ dwc=9.955e-08 dwb=3.560e-08 dwg=-6.260e-09

+ ll=0.000e+00 lw=0.000e+00 lwl=0.000e+00

+ lln=1.000e+00 lwn=1.000e+00 wl=0.000e+00

+ ww=0.000e+00 wwl=0.000e+00 wln=1.000e+00

+ wwn=1.000e+00

+ tnom=27

+ at=3.300e+04 ute=-1.033e+00

+ kt1=-6.599e-01 kt2=2.200e-02 kt1l=0.000e+00

+ ua1=4.300e-09 ub1=-7.610e-18 uc1=-5.600e-11

+ prt=0.000e+00

+ cgdo=1.600e-10

+ cgso=1.600e-10

+ cgbo=0.000e+00

+ cgdl=0.000e+00 cgsl=0.000e+00 ckappa=6.000e-01

+ cf=0.000e+00 elm=5.000e+00

+ xpart=1.000e+00 clc=1.000e-07 cle=6.000e-01

+ rdsw=1.230e+03

+ wr=1.000e+00

+ cdsc=2.377e-04 cdscb=9.217e-05 cdscd=0.000e+00

+ prwb=1.642e-02 prwg=4.857e-03 cit=0.000e+00

+ tox=1.400e-08

+ nlx=1.740e-07

+ alpha0=5.700e-07 alpha1=0.000e+00 beta0=3.000e+01

+ af=1.330e+00 kf=4.130e-28 ef=1.150e+00

+ noia=9.300e+18 noib=2.000e+03 noic=4.000e-13

+ rsh=2.400e+00

+ lint=-2.256e-08 wint=9.955e-08

+ xj=1.500e-07

+ js=1.300e-05 jsw=2.500e-11

+ nj=1.500e+00

+ xti=3.000e+00

+ cj=8.100e-04

+ cjsw=3.000e-10

+ cjswg=3.000e-10

+ mj=4.100e-01 mjsw=2.200e-01 mjswg=2.200e-01

+ pb=8.100e-01 pbsw=8.100e-01 pbswg=8.100e-01

+ binunit=1

+ lk3=0.000e+00 wk3=0.000e+00 pk3=0.000e+00

+ lvoff=0.000e+00 wvoff=0.000e+00 pvoff=0.000e+00

+ ldvt2=0.000e+00 wdvt2=0.000e+00 pdvt2=0.000e+00

+ lketa=0.000e+00 wketa=0.000e+00 pketa=0.000e+00

+ lpscbe1=0.000e+00 wpscbe1=0.000e+00 ppscbe1=0.000e+00

+ lpscbe2=0.000e+00 wpscbe2=0.000e+00 ppscbe2=0.000e+00

+ lua=0.000e+00 wua=0.000e+00 pua=0.000e+00

+ lub=0.000e+00 wub=0.000e+00 pub=0.000e+00

+ luc=0.000e+00 wuc=0.000e+00 puc=0.000e+00

+ leta0=0.000e+00 weta0=0.000e+00 peta0=0.000e+00

+ letab=0.000e+00 wetab=0.000e+00 petab=0.000e+00

+ la0=-6.877e-03 wa0=0.000e+00 pa0=0.000e+00

+ lvsat=-8.899e+02 wvsat=0.000e+00 pvsat=0.000e+00

+ lags=2.584e-03 wags=0.000e+00 pags=0.000e+00

+ lrdsw=5.105e+02 wrdsw=0.000e+00 prdsw=0.000e+00

+ lpdiblc1=0.000e+00 wpdiblc1=0.000e+00 ppdiblc1=0.000e+00

+ lpdiblc2=0.000e+00 wpdiblc2=0.000e+00 ppdiblc2=0.000e+00

+ lnfactor=0.000e+00 wnfactor=0.000e+00 pnfactor=0.000e+00

+ lpclm=0.000e+00 wpclm=0.000e+00 ppclm=0.000e+00

ends PMOS

\* ----------------------------------------------------------------------